

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-348671

(43) 公開日 平成4年(1992)12月3日

(51) Int.Cl.⁵

H 0 4 N 5/208

識別記号

庁内整理番号

8626-5C

F I

技術表示箇所

審査請求 未請求 請求項の数 1 (全 7 頁)

(21) 出願番号 特願平3-151148

(22) 出願日 平成3年(1991)5月27日

(71) 出願人 390001915

山形日本電気株式会社

山形県山形市北町4丁目12番12号

(72) 発明者 斎藤 昭弘

山形県山形市北町四丁目12番12号 山形日

本電気株式会社内

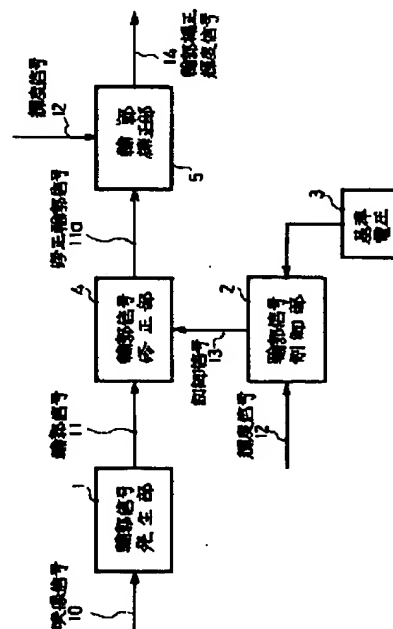
(74) 代理人 弁理士 井出 直孝

(54) 【発明の名称】 輪郭補正回路

(57) 【要約】

【目的】 輝度レベルに応じた輪郭補正を行い見やすい画像を得られるようにする。

【構成】 輪郭信号制御部2において、輝度信号12と基準電圧3とを比較し輝度レベルに応じた制御信号13を出力し、輪郭信号修正部4は入力される輪郭信号11を制御信号13により修正し、輝度レベルが大になるにつれてレベルが小となる修正輪郭信号11aを出力する。そして、輪郭補正部5は、入力される輝度信号12を修正輪郭信号11aで補正し、輝度レベルが大きいほど補正の小さい輪郭補正輝度信号14を出力する。



1

【特許請求の範囲】

【請求項1】 映像信号を入力し輝度信号の輪郭を補正するための輪郭信号を出力する輪郭信号発生部と、入力される輝度信号を前記輪郭信号により補正を行い輪郭補正輝度信号を出力する輪郭補正部とを備えた輪郭補正回路において、前記輝度信号のレベルに応じて前記輪郭信号を修正し、修正輪郭信号を前記輪郭補正部に対して出力する輪郭信号修正手段を備えたことを特徴とする輪郭補正回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、ビデオカメラの信号処理回路の一部である輪郭補正信号処理回路に利用され、特に、輝度入力レベルに応じて輪郭補正信号の利得制御を可能とした輪郭補正回路に関する。

【0002】

【従来の技術】 従来の輪郭補正回路では、輝度入力レベルに応じて輪郭信号の利得制御を行うものは特になく、図7(a)および(b)に示すように、輝度レベルに係なく一様に輪郭補正を行っていた。

【0003】 図5はかかる従来の輪郭補正回路の一例の要部を示すブロック構成図である。本従来例は、映像信号10を入力して輪郭信号11を発生出力する輪郭信号発生部1と、この出力された輪郭信号11により入力される輝度信号12を補正して輪郭補正輝度信号14を出力する輪郭補正部5とを備えている。

【0004】 図6はこの輪郭信号発生部1における輪郭信号11の発生過程を説明する波形図である。図においてA～Gは各段階を示し、Aに示す映像信号10を、同図BおよびCのように1水平走査期間(1H)または1垂直走査期間(1V)外付けの遅延線によって順次遅延させ、これらの遅延させた映像信号を加、減算器で加算または減算を行って、図6の場合には同図Gに示す垂直の輪郭信号11を発生する。

【0005】 そして、輪郭補正部5において、図7(a)に示す入力される輝度信号12に対して、この発生された輪郭信号11により補正を施して、図7(b)に示す輪郭補正輝度信号14を出力する。

【0006】

【発明が解決しようとする課題】 前述した従来の輪郭補正回路では、輝度レベルに応じて輪郭補正ができないため、輝度レベルの高い(明るい所)ところにも、輝度レベルが低い(暗いところ)ところにも、一様に輪郭補正がかかってしまうため、明るいところはより明るさが強調されて画像がみづらくなる課題があった。

【0007】 本発明の目的は、前記の課題を解消することにより、輝度レベルに応じ輪郭補正を行い見やすい画像を得ることができる輪郭補正回路を提供することにある。

【0008】

2

【課題を解決するための手段】 本発明は、映像信号を入力し輝度信号の輪郭を補正するための輪郭信号を出力する輪郭信号発生部と、入力される輝度信号を前記輪郭信号により補正を行い輪郭補正輝度信号を出力する輪郭補正部とを備えた輪郭補正回路において、前記輝度信号のレベルに応じて前記輪郭信号を修正し、修正輪郭信号を前記輪郭補正部に対して出力する輪郭信号修正手段を備えたことを特徴とする。

【0009】

10 【作用】 輪郭信号修正手段は、輝度信号のレベルが大になるほど、輪郭信号のレベルが小さくなるように修正を行った修正輪郭信号を輪郭補正部に対して出力する。

【0010】 従って、輪郭補正部では輝度信号のレベルに応じて補正された輪郭補正輝度信号を出力することができ、見やすい画像を得られるようにすることが可能となる。

【0011】

【実施例】 以下、本発明の実施例について図面を参照して説明する。

20 【0012】 図1は本発明の一実施例の要部を示すブロック構成図である。

【0013】 本実施例は、映像信号10を入力し輝度信号の輪郭を補正するための輪郭信号11を出力する輪郭信号発生部1と、入力される輝度信号12を輪郭信号11により補正を行い輪郭補正輝度信号14を出力する輪郭補正部5とを備えた輪郭補正回路において、本発明の特徴とするところの、輝度信号12のレベルに応じて輪郭信号11を修正し、修正輪郭信号11aを輪郭補正部5に対して出力する輪郭信号修正手段としての、輝度信号12と基準電圧3を比較し制御信号13を出力する輪郭信号制御部2と、輪郭信号発生部1からの輪郭信号11を輪郭信号制御部2からの制御信号13によりそのレベルを修正し、修正輪郭信号11aを輪郭補正部5に対して出力する輪郭信号修正部4とを含んでいる。

【0014】 図2は前記輪郭信号修正手段の具体例の一つを示す回路図である。

【0015】 図2において、輪郭信号修正部4は、NPN形のトランジスタQ1～Q9と、抵抗R1～R8とを含み、入力として輪郭信号11を入力し、差動増幅を行い修正輪郭信号11aを出力する。

【0016】 また、輪郭信号制御部2は、NPN形のトランジスタQ10～Q16と、PNP形のトランジスタQ21およびQ22と、ダイオードD1～D3と、抵抗R9～R15とを含み、トランジスタQ11およびQ12からなるコンパレータで、輝度信号10と基準電圧3とを比較し、比較の結果を制御信号13としてトランジスタQ10を介してトランジスタQ7のベースに与える。

50 【0017】 なお、図2において、6は電源部で、NPN形のトランジスタQ17～Q20と、抵抗R16～R

3

18とを含み、電源VCCにより所定の電圧を生成し、トランジスタQ4、Q5、Q9、Q13、Q15およびQ16のベースに供給する。

【0018】次に、本実施例の動作について図3(a)、(b)および(c)ならびに図4(a)および(b)を参照して説明する。

【0019】輝度信号12はトランジスタQ14を介してトランジスタQ12のベースに入力され、一方基準電圧3はトランジスタQ11のベースに入力され、トランジスタQ11およびQ12からなるコンパレータで比較され、制御信号13をダイオードD1〜D3およびトランジスタQ10を介して、トランジスタQ7のベースに入力される。

【0020】この制御信号13の入力によりトランジスタQ7のベース電位が変化しそれに応じて制御電流Iが流れる。これによりトランジスタQ1およびQ6で構成される差動増幅器の利得が変化し、これに応じた修正輪郭信号11aがトランジスタQ8を介して出力される。

【0021】この出力される修正輪郭信号11aは、図3(b)および(c)に示すように、図(a)に示す入力された輪郭信号11が、輝度信号12のレベルの大きさに応じて小さくなるように修正されて出力される。

【0022】この結果、輪郭補正部5からは、図4(a)に示す輝度信号12に対して、図4(b)に示すように、レベルの小さいときは大きく、レベルが高くなるにつれて段々小さく輪郭補正された輪郭補正輝度信号14が出力される。

【0023】

【発明の効果】以上説明したように、本発明は、輝度レベルに応じて、輪郭補正信号の利得制御を可能とした回

4

路を有することで、輝度レベルの高い(明るい所)所を強調しすぎるということはなく、見やすい画像を得ることができる効果がある。

【図面の簡単な説明】

【図1】本発明の一実施例を示すブロック構成図。

【図2】その輪郭修正手段の具体例を示す回路図。

【図3】その輪郭信号制御部の動作を示す波形図。

【図4】その輪郭補正部の動作を示す波形図。

【図5】従来例を示すブロック構成図。

【図6】その輪郭信号発生部の動作を示す波形図。

【図7】その輪郭補正部の動作を示す波形図。

【符号の説明】

1 輪郭信号発生部

2 輪郭信号制御部

3 基準電圧

4 輪郭信号修正部

5 輪郭補正部

6 電源部

10 映像信号

11 輪郭信号

11a 修正輪郭信号

12 輝度信号

13 制御信号

14 輪郭補正輝度信号

D1〜D3 ダイオード

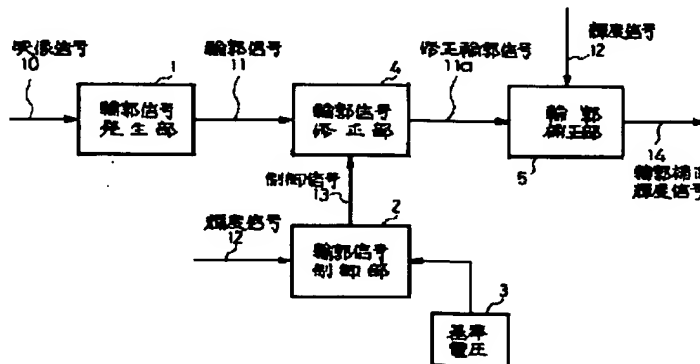
Q1〜Q20 (NPN形の) トランジスタ

Q21、Q22 (PNP形の) トランジスタ

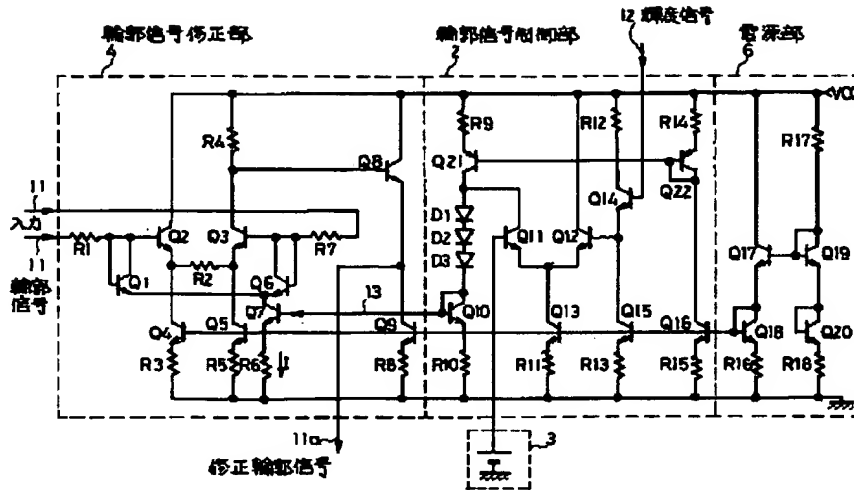
R1〜R18 抵抗

VCC 電源

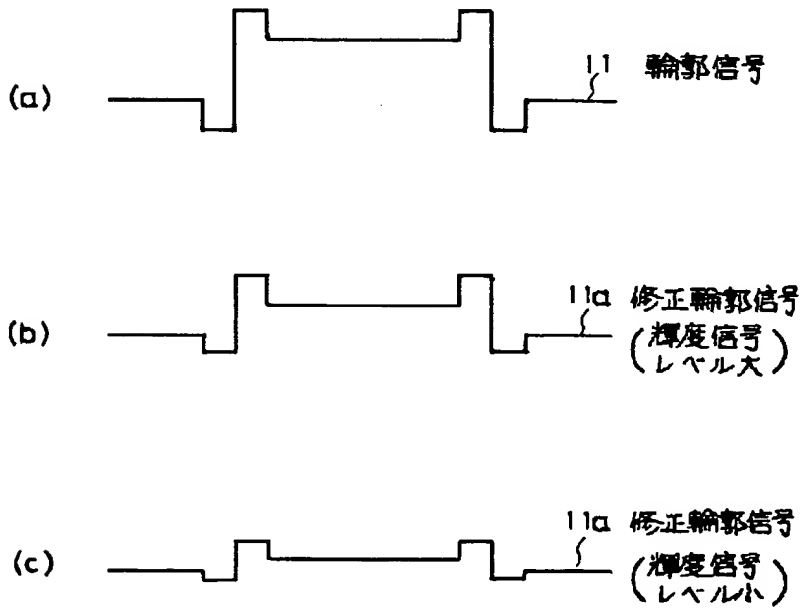
【図1】



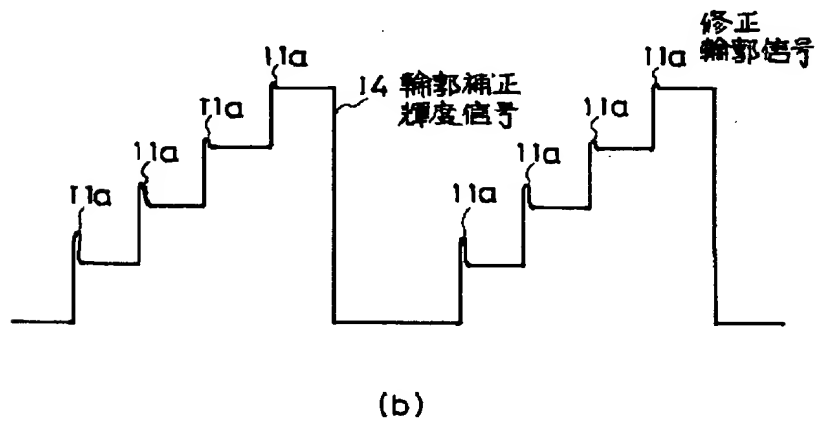
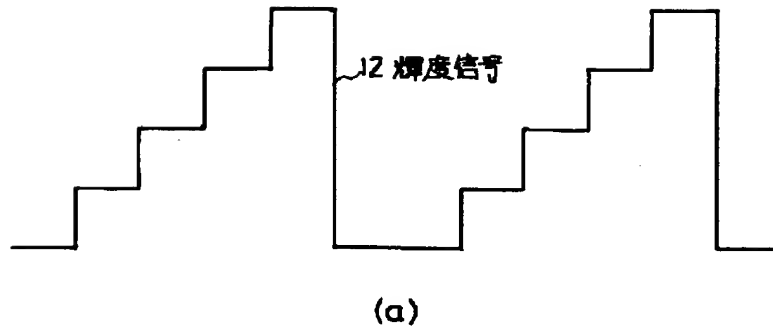
【図2】



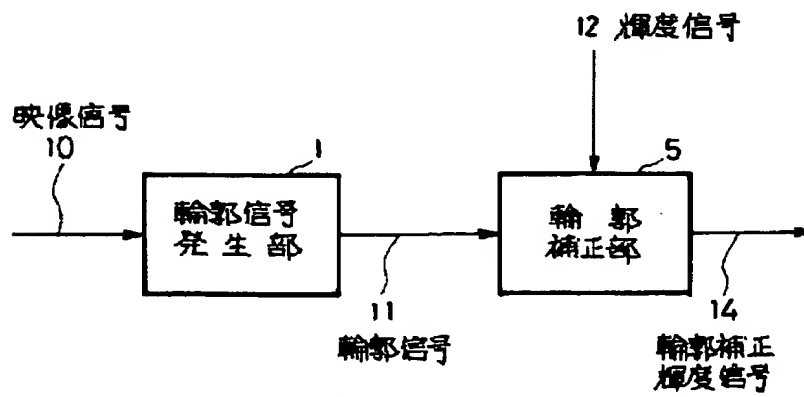
【図3】



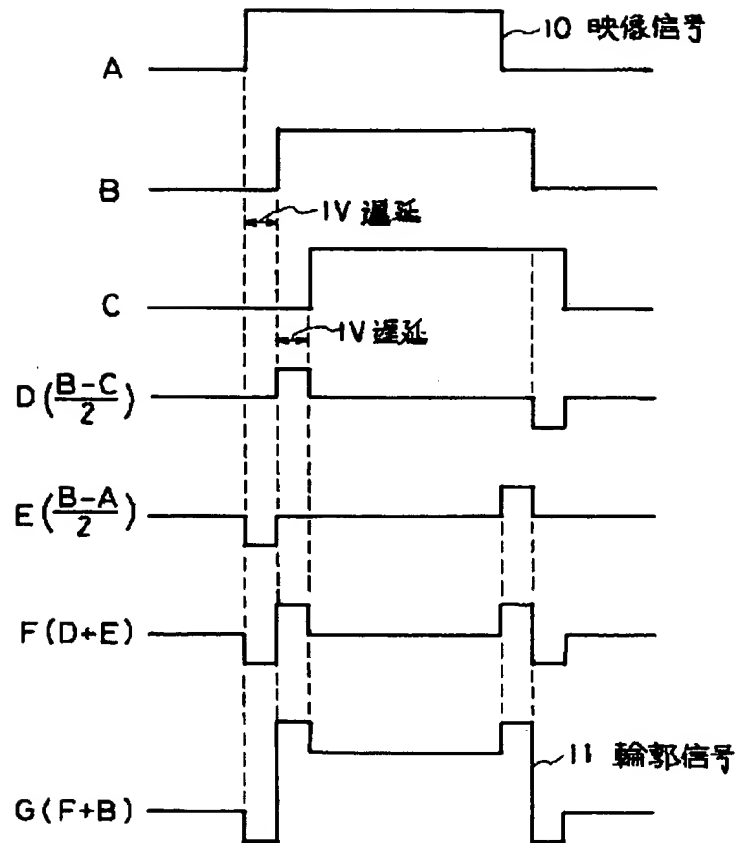
【図4】



【図5】



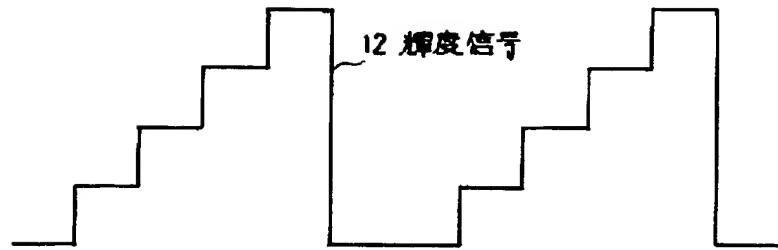
【図6】



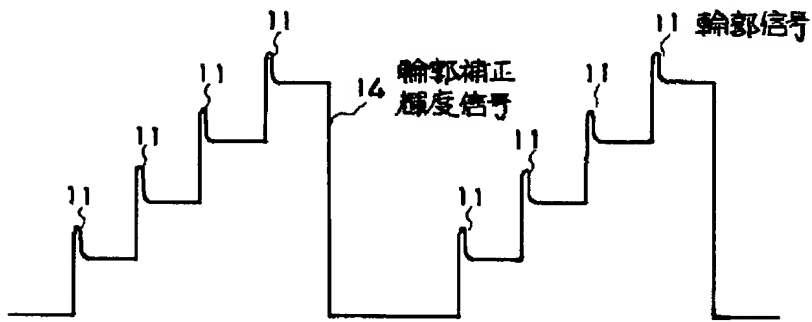
(7)

特開平4-348671

【図7】



(a)



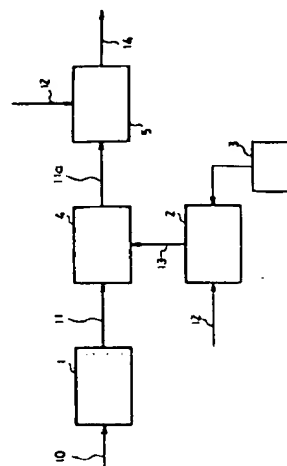
(b)

(54) CONTOUR CORRECTION CIRCUIT

(11) 4-348671 (A) (43) 3.12.1992 (19) JP
 (21) Appl. No. 3-151148 (22) 27.5.1991
 (71) NEC YAMAGATA LTD (72) AKIHIRO SAITO
 (51) Int. Cl.⁵ H04N5/208

PURPOSE: To obtain a easy to see picture by implementing contour correction in response to a brightness level.

CONSTITUTION: A contour signal control section 2 compares a luminance signal 12 with a reference voltage 3 and outputs a control signal 13 in response to the brightness level and a contour signal correction section 4 corrects the inputted contour signal 11 with the control signal 13 and outputs a corrected contour signal 11a whose level is decreased as the brightness level increases. Then a contour correction section 5 corrects the inputted luminance signal 12 with the corrected contour signal 11a to output a contour correction luminance signal 14 whose correction quantity is smaller as the brightness level is larger.



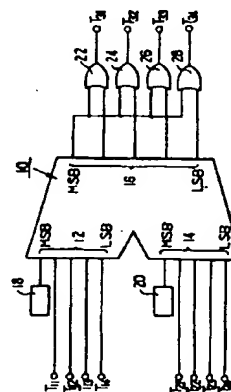
1: contour signal generating section, 5: contour correction section, 10: video signal, 14: contour correction luminance signal

(54) WHITE CLIP CIRCUIT

(11) 4-348672 (A) (43) 3.12.1992 (19) JP
 (21) Appl. No. 3-151075 (22) 27.5.1991
 (71) VICTOR CO OF JAPAN LTD (72) TAKASHI KIYOFUJI(6)
 (51) Int. Cl.⁵ H04N5/213, H04N9/73

PURPOSE: To implement clip processing stably in an excellent way without being affected by temperature fluctuation with small sized circuit constitution when the signal processing system of a video camera implements addition of signals.

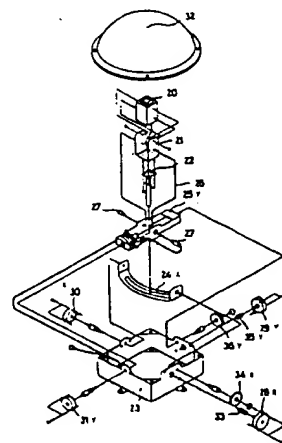
CONSTITUTION: A 4-bit input signal inputted respectively to input terminals T₁₁-T₁₄, and T₂₁-T₂₄, is subject to 1 bit expansion at its MSB side by expansion sections 18, 20 and a 5-bit adder 10 is used to make addition. The low-order 4-bits of the sum signal pass through OR gates 22, 24, 26 as they are when the MSB of the sum signal is logical 0 and are outputted from output terminals T₃₁-T₃₄, and when the MSB of the sum signal is logical 1, "1" is outputted. Through the gate processing, the sum of an input signal is clipped to a maximum value of the 4-bit signal.

**(54) TRACKING UNIVERSAL HEAD**

(11) 4-348673 (A) (43) 3.12.1992 (19) JP
 (21) Appl. No. 3-121198 (22) 27.5.1991
 (71) MATSUSHITA ELECTRIC IND CO LTD (72) SHOKICHI TAKAHASHI
 (51) Int. Cl.⁵ H04N5/222, F16M11/12

PURPOSE: To move a camera freely to trace a picture even when a signal power wire member is in use and to mount the head onto a wall with the same structure as the ceiling mount structure.

CONSTITUTION: An X fork 24 and a Y fork 25 arranged to a main frame 23 as a plane are driven by an X motor 28 and a Y motor 29 to allow a camera support 22 interposed between them to be driven and a zoom camera 20 coupled with the camera support 22 is moved horizontally in the directions X, Y even when a signal power wire member is in use.



21: camera mount base, 23: main frame, 27: antenna, 30: X encoder, 31: Y encoder, 32: dome cover, 33: X small gear, 34: X large gear, 35: Y small gear, 36: Y large gear